

優先権主張
1次出願国 出願年月日 出願番号
米国 アメリカ合衆国 1970年7月6日 第32637号

特許願(1)

(2000円) 昭和40年 7月5日

特許庁長官 井土武久殿

1. 発明の名称

復調器

2. 発明者

住所 アメリカ合衆国 マサチューセッツ州
フレミングム スタンレー・ドライア

氏名 ドナルド ウォルム ジャンク

3. 特許出願人

住所 アメリカ合衆国 ニューヨーク州 10020
ニューヨーク ロックフェラー ブラザ 30
(757) アールシーエー コーポレーション
代表者 エム エス ウィンタース

国籍 アメリカ合衆国

4. 特許管理人

郵便番号 651
住所 神戸市兵庫区御井通7丁目4番地
神戸新聞会館内
電話 (078) 25-2211
(5376) 清水哲也(ほか2名)



46 049495 方式審査

明細書

1. 発明の名称

復調器

2. 特許請求の範囲

正弦波に応動し、正弦波の所定の相性の各ピクタに対してバルスを発生するピーク検出器と、正弦波と他の信号から成る複合信号が印加される入力端子と、電荷蓄積手段に接続された出力端子を持つ増幅器と、更にこの増幅器の出力端子と電荷蓄積手段の間に接続されたスイッチとを具え、前記ピーク検出器は発生された各バルスに応動してスイッチを開じるより動作して増幅された複合信号レベルまで上記電荷蓄積手段を充電するようされた復調器。

3. 発明の詳細な説明

この発明は、復調器回路に、特に変調されてない(非変調の)信号発生のために、ピーク検出器とスイッチを用いる復調器回路に関するものである。

この技術分野において既に知られている多くの

⑪特願昭46-49496 ⑪特願昭47-2314

⑫公開昭47.(1972) 2.4

審査請求有(全6頁)

⑯日本国特許庁

⑰公開特許公報

厅内整理番号

⑯日本分類

6141 63

98(3)E0

復調器では、基準振盪板を復調回路へ結合するための変圧器が必要である。これは比較的高価であり、さらに、集積回路に組込むのに不便である。

この発明は、ピーク検出器、スイッチおよび電荷蓄積手段から成る復調器回路として実施できる。

ピーク検出器は、印加される正弦波信号に応答して、その正弦波形の、与えられた相性におけるピクタ毎に1つのバルスを発生する。増幅器の入力端子には正弦波信号とその他の信号から成る複合信号が供給される。この増幅器の出力端子と電荷蓄積手段との間に、スイッチが接続されている。このスイッチは、上述のバルスに応答して閉じられ、電荷蓄積手段は増幅器の出力端子に與われる信号レベルまで充電される。

以下図面を参照しつつこの発明を詳細に説明する。

第1図に示されたピーク復調器には、ピーク検出器1、演算増幅器2、スイッチ3および電荷蓄積手段たとえばキャパシタ40が含まれている。変調されていない正弦波振盪板がこの検出器1の

入力端子 12 に供給される。搬送波における所定の極性をもつピーク毎に、ピーク検出器の出力端子 14 に、1 個のパルスが発生される。たとえば、ピーク検出器が、正弦波搬送波の負のピークに応答するとき、搬送波の負のピーク毎に、出力端子 14 に 1 個のパルスが発生される。かようなパルスが発生される度に、端子 14 とスイッチ 8 を結ぶ破線によつて示されるように、パルス期間だけスイッチ 8 が閉じられる。

上述されたものと同じ周波数ではあるが、情報信号によつて振幅変調された正弦波搬送波を含む複合信号が、演算増幅器 6 の入力端子 16 に印加される。増幅器 6 の出力端子 20 は、スイッチ 8 の端子 18 に接続されている。スイッチ 8 が閉じられるたびに、端子 20 における信号が、スイッチを介してキャパシタ 10 を充電する。キャパシタの放電回路が抵抗器 23 によって形成され、その値は、キャパシタ 10 の放電時定数が、充電時定数より遙かに大となるよう充分に大きくとられている。従つて、以下でさらに詳細に説明されるように、搬送波上

(5)

へ充満された信号中の変化に伴つて振幅の変化する、比較的滑らかな電圧が、キャパシタ 10 の端子間に生成される。

第 2 図に、上述の回路のさらに詳細が示されている。ピーク検出器 4 の入力端子 12 が、電荷蓄積手段たとえばキャパシタ 26 の 1 つの端子に接続され、キャパシタ 26 は別の端子で、限流抵抗器 32 を介して、トランジスタ 30 のベース電圧 28 に接続されている。キャパシタ 26 はまた、抵抗器 34 を介して、回路の該地点に接続されている。エミッタ電圧 36 が、ダイオード 38 を介して回路接地点に接続されている。コレクタ電圧 40 は、抵抗器 42 を介して基準電位源 -V1 に、また結合キャパシタ 50 を介して、トランジスタ 48 のベース電圧 46 に接続されている。ベース電圧 46 は、抵抗器 52 を介して、電位源 -V1 よりさらに負側にある基準電位源 -V2 に接続されている。エミッタ 52 も電位源 -V2 に接続されている。コレクタ電圧 54 は、抵抗器 56 を介して電位源 -V1 に、また抵抗器 58 を介してトランジスタ 60 のエミッタ電圧に接続されている。トラン-

(6)

ジスタ 60 のベース電圧 64 は、電位源 -V1 に直接接続されている。トランジスタ 60 のコレクタ電圧 66 は、ピーク検出器 2 の出力端子 14 に、また抵抗器 68 を介して基準電位源 +V1 に接続されている。

つきに、第 2 図の回路内に現われるいくつかの波形を示す第 3 図を参照されたい。波形 A は、ピーク検出器 4 の入力端子 12 に印加される非変調正弦波搬送波である。波形 A の負側に向う部分が、トランジスタ 30 のベース・エミッタ間のダイオード効果による電圧降下に、ダイオード 38 における電圧降下を加えたものよりやや負側のしきい値電圧 (V_T) に達すると、トランジスタ 30 が導通を始めると、キャパシタ 26 を充電する。トランジスタ 30 が導通状態になると、そのコレクタの負電圧は減少して波形 C に示されているように、アース電位に漸近する。端子 12 に印加された電圧の変化に伴つて、キャパシタ 26 と抵抗器 32 および 34 との接続部がしきい値電圧 V_T より正になつた時点 (t_1 (波形 A)) に、トランジスタ 30 の導通が停止する。從

つて、期間 t_1 ～ t_2 間において、電圧 40 に正のパルス T_1 が形成され、同様にして波形 D に引続いて生ずる負のピーク毎に正のパルス (波形 E) が形成されることが理解されよう。

コレクタ電圧 40 に発生される正のパルスは、キャパシタ 50 を介して、トランジスタ 48 のベース電圧に結合される。このパルスによりトランジスタ 48 がドライブされて導通し、これによる負のパルスが、トランジスタ 60 のエミッターコレクタ回路を経て、端子 14 に還する。第 3 図の D で示されるように、入力端子 12 に印加された非変調正弦波搬送波の各負ピークに亘つて、ピーク検出器の出力端子 14 に、負のパルスが発生される。

第 2 図のスイッチ 8 は、出力端子 14 に接続されたベース電圧 70 を持つエミッタ・トランジスタから成る。コレクタ電圧 72 は、第 1 エミッタ電圧 74 と、演算増幅器 6 の出力端子 20 とに接続されている。第 2 エミッタ電圧 76 は、スイッチ 8 の端子 22 を形成する。端子 22 と回路接地点間に、キャパシタ 10 と抵抗器 23 が並列に接続されている。

(6)

(6)

この回路に利用される 2 エミッタ・トランジスタの特性によつて、非導通状態で、増子 20 と増子 22 間に高インピーダンス（250 メガオーム級）が示される。このトランジスタが導通状態になると、50 オーム程度のインピーダンスと、第 1 と第 2 のエミッタ電圧 V_{E1} と V_{E2} の間に、約マイクロボルト程度の低いオフセット電圧が示される。図に示されるような、第 1 エミッタ電圧 V_{E1} がコレクタ電圧 V_C に直接接続された構成では、トランジスタは双方向性装置として働く。増子 14 に負パルスが発生すると、トランジスタ 8 は導通状態となる。増子 20 に負信号が現われれば、回路の終地点から、キヤバシタ 10、増子 22、エミッタ 76—エミッタ 74、増子 20、ファードバック抵抗器 80 を経て、演算増幅器 6 の入力端子へ電流が流れ、キヤバシタの両端子間に負の波形が生ずる。逆に、増子 20 に正の信号が現われると、増子 20 からエミッタ 74—エミッタ 76 の比較的低インピーダンスの通路、キヤバシタ 10 を経て回路終地点へ電流が流れ、キヤバシタをはさんで正の波形を生ずる。

(7)

(8)

うな複合信号が印加されると考えよう。前述されたように、この複合信号ヨリは波形 A と同じ周波数の正弦波搬送波の、情報信号によつて変調されたものである。変調器（図示されてない）によつて発生されたとの波形ヨリは波形 A と同相にあるものと仮定する。 $t_1 - t_2$ 間（第 3 図）において、増幅器 6 の増子 20 に、負信号 $B(t)$ （波形 B）が作られる。負信号 $B(t)$ 一致して、ピーク検出器 78 の増子 14 に、負パルス T_{22} （波形 C）が作られる。これによつてトランジスタ 8 が導通状態とされる。そこで、回路終地点からキヤバシタ 10、エミッタ 76—エミッタ 74 間の低インピーダンス経路を経て、増子 20 へ電流が流れ。キヤバシタ 10 が増子 20 における波形の負レベルに異質的に導しくなるまで、充電される。これが波形 D（第 3 図）の時で示されている。トランジスタ 8 がオンとされる時間間隔毎につきつぎと、キヤバシタ 10 は増子 20 に生じる信号の負レベルまで充電される。

エミッタ—エミッタ間の導通インピーダンスと演算増幅器の出力インピーダンスの和は、約 50 オ

(9)

(10)

上述の場合でコレクタが相対的に正の場合は、コレクタ電圧 V_C からベース電圧 V_B を経て、ピーク検出器 78 の増子 14 へも電流が流れ。コレクタ—ベース電圧の大きさは、エミッタ—エミッタ電圧より大きい。しかし、この大きさは、演算増幅器 6 の高いループ利得（50 デシベルより高い）のために、キヤバシタ 10 の両端に現われる波形を乱すほどのものではない。

スイッチ 8 として、1 個のエミッタ電圧を持つ標準型のバイポーラ・トランジスタを用いることもできる。しかし、かようなトランジスタを用いると、1 方向のみの電流となり、かつ 50 ミリボルト程度の高いコレクタ—エミッタ間オフセット電圧が生じる。そこで、この結果とし、高いオフセット電圧をもつただ 1 方の偏性の信号のみを復調できることになる。これに反し、2 エミッタ・トランジスタによれば、正と負の両極性をもち、長いオフセット電圧の信号を復調することが可能となる。

さて、増子 20 に、第 5 図の波形 A で示されるよ

うな複合信号が印加されると考えよう。前述されたように、この複合信号ヨリは波形 A と同じ周波数の正弦波搬送波の、情報信号によつて変調されたものである。変調器（図示されてない）によつて発生されたとの波形ヨリは波形 A と同相にあるものと仮定する。 $t_1 - t_2$ 間（第 3 図）において、増幅器 6 の増子 20 に、負信号 $B(t)$ （波形 B）が作られる。負信号 $B(t)$ 一致して、ピーク検出器 78 の増子 14 に、負パルス T_{22} （波形 C）が作られる。これによつてトランジスタ 8 が導通状態とされる。そこで、回路終地点からキヤバシタ 10、エミッタ 76—エミッタ 74 間の低インピーダンス経路を経て、増子 20 へ電流が流れ。キヤバシタ 10 が増子 20 における波形の負レベルに異質的に導しくなるまで、充電される。これが波形 D（第 3 図）の時で示されている。トランジスタ 8 がオンとされる時間間隔毎につきつぎと、キヤバシタ 10 は増子 20 に生じる信号の負レベルまで充電される。

ついに、変調器（図示せず）によつて発生される波形 E が、波形 A から 180° だけ位相がずつでいると仮定する。たとえば、期間 $t_3 - t_4$ （第 3 図）の間に、増幅器 6 の増子 20 に、正の信号 $B(t)$ （波形 F）が発生するものとする。正の信号 $B(t)$ 一致して、ピーク検出器 78 の増子 14 に、負のパルス

726 (波形 D) が発生され、これによつてトランジスタ 8 は導通状態となる。そこで、端子 6 からエミッタ 76 と 78 を通じて電流が流れ、実質的に端子 20 IC における正のレベルまで、キャパシタ 10 を充電する。これが波形 D (第 3 図) の出で示されている。トランジスタ 8 が導通状態にされる相続く期間ごとに、キャパシタ 10 が、端子 20 IC に生じた信号の正のレベルまで充電される。再び、キャパシタ 10 の両端には変調包絡部が現われる。

この発明を実施した全波ピーク復調器が第 4 図に示されている。これは多くの点について第 1 図と第 2 図のピーク復調器に似ている。これらに加えて、増幅器 6 の出力端子 20 IC に入力端子が接続され、また回路における第 2 のスイッチを構成する PNP 型 8 エミッタ・トランジスタ 94 のコレクタと第 1 エミッタの接続部に出力端子 90 の接続されたインバータ 88 が設けられている。第 2 エミッタ 86 が端子 28 に接続されている。トランジスタ 94 のベース電極 98 が、正ピーク検出器 100 の出力端子 IC に接続されており、検出器 100 は端子 12 IC に接続され

(11)

接続されている。ベース電極 104 は、スイッチ 8 のベース電極 70 と同じく、矩形波発生器 106 の出力端子に接続されている。

矩形波発生器 106 は、周波数 2 の矩形波を発生する。増幅器 6 の端子 16 に印加される接觸変換された搬送波信号は同じ周波数 2 を持つている。矩形波の負の部分毎に、第 6 図の回路は、第 1、2 および 4 図の各回路と同様に動作する。矩形波の正の部分毎に、NPN 型トランジスタ 102 はオンとされ、スイッチ 8 はオフとされて、キャパシタ 10 が端子 90 での信号レベルまで充電される。

4. 図面の簡単な説明

第 1 図は、この発明の実施例を概括的に示す図、第 2 図は、第 1 図に示されたこの発明の実施例をさらに詳細に示す図、第 3 図は、第 2 図の回路の動作の理解を助けるための 1 群の波形を示す図、第 4 図は、この発明を実施した全波ピーク復調器の概要回路図、第 5 図は、この発明を実施した全波平均化復調器の概要回路図である。

4 … ピーク検出器、6 … 増幅器、10 … 電

気入力端子を備えている。

端子 12 に印加される正弦波搬送波の負のピークを検出する毎に、第 4 図の回路は第 1 図と第 2 図の回路と同様に動作する。基盤 100 IC によって正のピークが検出されるとき、基板 96 のベース電極 98 に負のパルスが印加され、これをオンとし、スイッチ 8 はオフとされる。同時に増幅器 6 の出力端子 20 IC に現われる正の信号が基板 88 によって反転され、キャパシタ 10 が端子 90 IC に現われる信号のレベルまで充電される。従つて、全波ピーク復調器は、第 1 図と第 2 図に示される半波ピーク復調器に対して 2 倍の情報率で動作する。これによつて、出力端子 20 IC に現われる包絡部がさらに滑らかにされる。

第 5 図は全波平均化復調器を示し、これは第 4 図の復調器と幾分同じ様に動作する。しかし、この回路の第 2 のスイッチは NPN 型 8 エミッタ・トランジスタ 102 であつて、そのコレクタ電極と第 1 エミッタ電極は共にインバータ 88 の出力端子 90 IC に接続されている。その第 2 エミッタは端子 22 IC

(12)

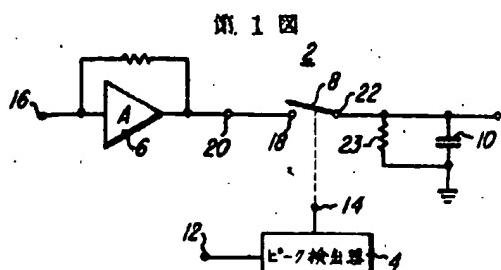
荷重手段、8 … スイッチ、16 … 総合信号の入力される端子、12 … 非変調正弦波の印加される入力端子。

特許出願人 アールジーエー コーポレーション
代理人 清水 雄一郎
ほか 2 名

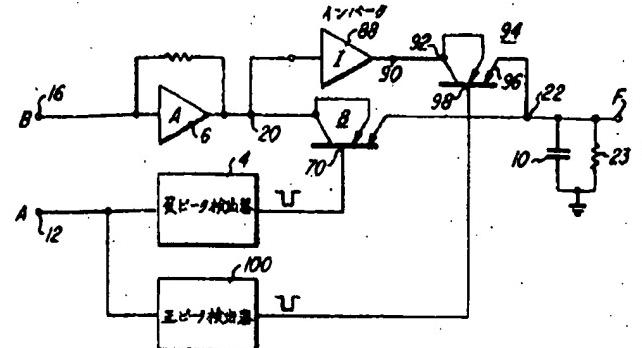
(13)

(14)

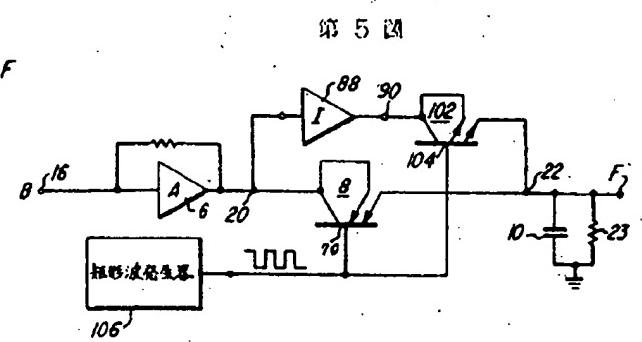
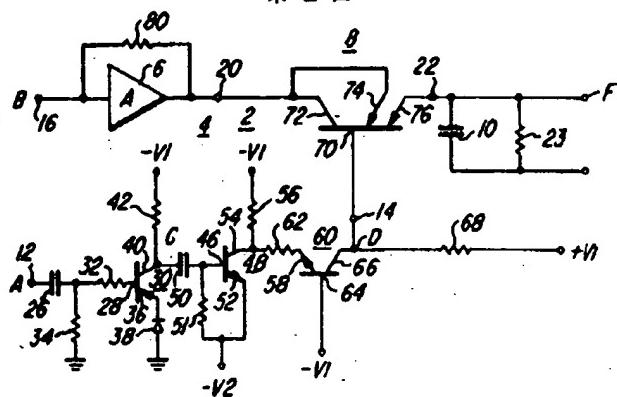
第1図



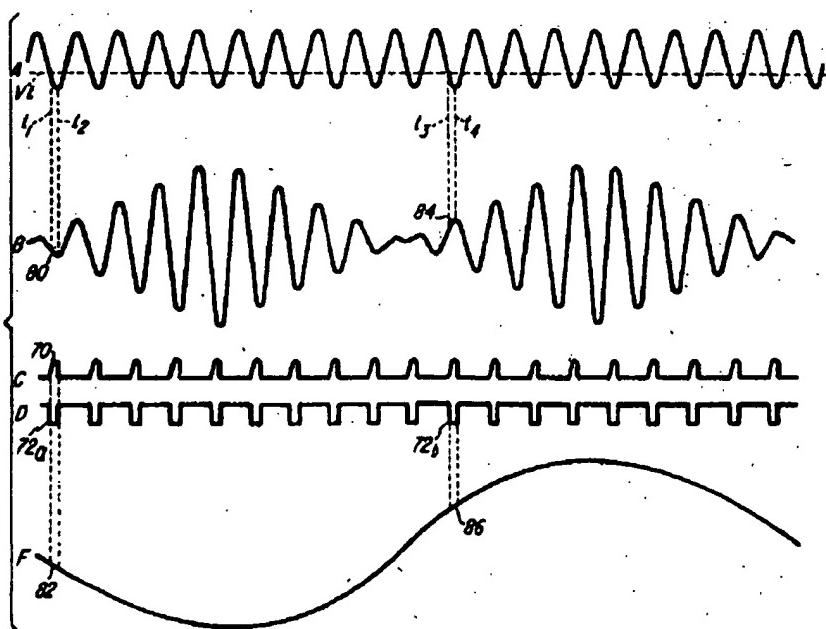
第1図



第2図

特許出願人
代理人スルシード・ホールディングス
清水哲ほか2名

第3図

特許出願人
代理人
清水哲ほか2名

6.添付書類の目録

(1) 明細書	1通
(2) 図面	1通
(3) 委任状及びその訳文	各1通
(4) 優先権証明書及びその訳文	各1通
(5) 願書副本	1通
(6) 出願審査請求書	1通
(7) 上申書	1通

6. 請記以外の代理人

住所 神戸市東灘区御井通7丁目・碧地
神戸新聞会館内

氏名 (6888) 田中



住所 同上

氏名 (6888) 在司正

